



## TERSLENMİŞ AKIM GERİ BESLEMELİ İŞLEMSEL YÜKSELTEÇ VE MOS-C DEVRE GERÇEKLEMESİ UYGULAMALARI

### (*INVERTING CURRENT FEEDBACK OPERATIONAL AMPLIFIER AND ITS APPLICATIONS TO MOS-C CIRCUIT REALIZATION*)

Hasan SÖZEN\*, Ahmet GÖKÇEN\*\*, Selçuk KILINÇ\*\*\*, Uğur ÇAM\*\*\*

#### ÖZET/ABSTRACT

Bu çalışmada, terslenmiş akım geri beslemeli işlemsel yükselteç (TAGBİY) olarak isimlendirilen bir aktif eleman tanıtılmıştır. TAGBİY'in CMOS gerçeklemeleri verilmiştir. Bu yapı bloğunun, devrelerin MOS-C gerçeklemeleri için çok uygun olduğu gösterilmiştir. Uygulama örnekleri olarak TAGBİY kullanan Tow-Thomas ve Kerwin-Huelsman-Newcomb süzgeçleri ile birinci dereceden tüm geçiren süzgeç ve salıngaç devreleri sunulmuştur. Teorik analizler PSPICE benzetim sonuçları ile doğrulanmıştır.

*In this paper, an active element called inverting current feedback operational amplifier (ICFOA) is described. CMOS implementations of ICFOA are included. It has been shown that this building block is very suitable for MOS-C realization of circuits. As the application examples, MOS-C implementation of Tow-Thomas biquad, Kerwin-Huelsman-Newcomb biquad, first order allpass filter and quadrature oscillator using ICFOA are presented. Theoretical analysis is verified by PSPICE simulations.*

#### ANAHTAR KELİMELER/KEYWORDS

Analog sinyal işleme, Akım taşıyıcılar, Akım geri beslemeli işlemsel yükselteçler, MOS-C gerçekleştirme

*Analog signal processing, Current conveyors, Current feedback operational amplifiers, MOS-C realization*

---

\* Celal Bayar Ün., Elektrik-Elektronik Müh. Böl., Muradiye Yerleşkesi, Muradiye, 45140, MANİSA

\*\* Mustafa Kemal Ün., Elektrik-Elektronik Müh. Böl., Antakya, 31040, HATAY

\*\*\* Dokuz Eylül Ün., Elektrik-Elektronik Müh. Böl., Tınaztepe Yerleşkesi, Buca, 35160, İZMİR

## 1. GİRİŞ

İkinci nesil akım taşıyıcı (İNAT), ortaya çıktığından beri analog sinyal işleme alanında yaygın olarak kullanılmaktadır. Kaynaklarda İNAT tabanlı birçok gerilim modlu ve akım modlu süzgeç işlevlerini sentezleyen yapılar sunulmuştur (Toumazou vd., 1990; Sedra vd., 1990; Chen, 2010). İNAT, gerilim modlu devrelerde kullanılmakla birlikte, çıkış ucunun yüksek empedans özelliği nedeniyle, akım modlu süzgeçlere daha uygundur. Sonradan bu elemana, yüksek empedanslı çıkış ucunun gerilim tamponlanmasıyla elde edilen başka bir çıkış ucu eklenmiştir. Elde edilen elemana akım geri beslemeli işlemsel yükselteç (AGBİY) adı verilmiştir. AGBİY birçok uygulamada kullanılmıştır (Soliman, 1996). Öte yandan bu eleman, sabit kazanç-bant genişliği çarpımı avantajıyla birlikte klasik işlemsel yükselteç olarak da kullanılabilir. Bu elemanın düşük empedanslı çıkış ucu, gerilim modlu devrelerin art arda bağlanmasına olanak sağlar.

Sonraki yıllarda, analog tasarımcılara daha fazla olanak sağlamak için terslenmiş ikinci nesil akım taşıyıcı (TİNAT) ileri sürülmüştür (Awad ve Soliman, 1999). Bu elemanın İNAT'dan tek farkı giriş uçlarının zıt potansiyellerde olmasıdır. Bu durum özellikle tüm geçiren ve bant durduran süzgeçlerin sentezinde faydalıdır. TİNAT'ın bazı uygulamaları kaynaklarda sunulmuştur (İbrahim vd., 2004; Minaei vd., 2006; Soliman, 2008). İNAT'da olduğu gibi, düşük empedanslı çıkış ucunun olmamasından dolayı, bu eleman da gerilim modlu devreler için çok uygun değildir.

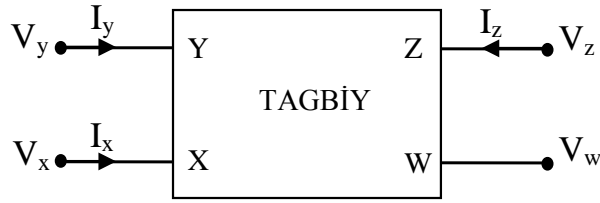
Bu çalışmada, TAGBİY olarak isimlendirilen bir aktif yapı bloğu sunulmaktadır. Bu eleman, klasik AGBİY için yapıldığı gibi, TİNAT elemanının yüksek empedanslı çıkış ucunun tamponlanmasıyla elde edilen başka bir çıkış ucunun eklenmesiyle oluşturulmuştur. Bu yapı bloğunun özellikle gerilim modlu devrelerin MOS-C gerçekleştirilmesinde yararlı olduğu görülmüştür. İkinci dereceden süzgeçler, birinci dereceden tüm geçiren süzgeç ve salıngaç devreleri, elemanın uygulama örnekleri olarak verilmiştir. Bu devrelerdeki dirençler, doğrusal olmaması yok edilmiş MOSFET'ler kullanılarak gerçekleştirilmiştir. Sonuçta elde edilen devreler, MOS-C gerçekleştirilmesine uygun olarak sadece transistör ve kondansatör içermektedir. Tasarlanan süzgeçlerin ve salıngaç parametreleri, elektronik olarak MOSFET'lerin kapı gerilimlerinin değiştirilmesiyle ayarlanabilmektedir. Devrelerin benzetimleri PSPICE programı kullanılarak yapılmıştır. Benzetim sonuçlarının teorik analizlerle uygun olduğu gözlemlenmiştir.

Bu çalışma şu şekilde düzenlenmiştir. TAGBİY aktif elemanı Bölüm 2'de tanıtılmıştır. Bu yapı bloğunun CMOS gerçekleştirmeleri de bu bölüme eklenmiştir. Bölüm 3, dirençlerin gerçekleştirilmesinde kullanılan MOS devrelerindeki doğrusal olmamasının yok edilmesine ilişkin detayları vermektedir. Sunulan aktif yapı bloğunu kullanan süzgeç ve salıngaç devrelerinin MOS-C gerçekleştirmeleri, PSPICE benzetim sonuçlarıyla birlikte Bölüm 4'te verilmiştir. Bölüm 5 çalışmanın sonuçlarını içermektedir.

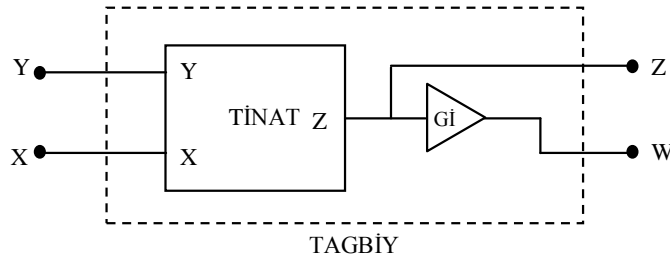
## 2. TERSLENMİŞ AKIM GERİ BESLEMELİ İŞLEMSEL YÜKSELTEÇ (TAGBİY)

TAGBİY'in devre sembolü Şekil 1'de verilmiştir. Elemanın uçlarındaki ilişki aşağıdaki eşitlik takımıyla tanımlanır.

$$\begin{aligned}
 I_y &= 0 \\
 V_x &= -V_y \\
 I_z &= \pm I_x \\
 V_w &= V_z
 \end{aligned}
 \tag{1}$$



Şekil 1. TAGBİY'in devre sembolü



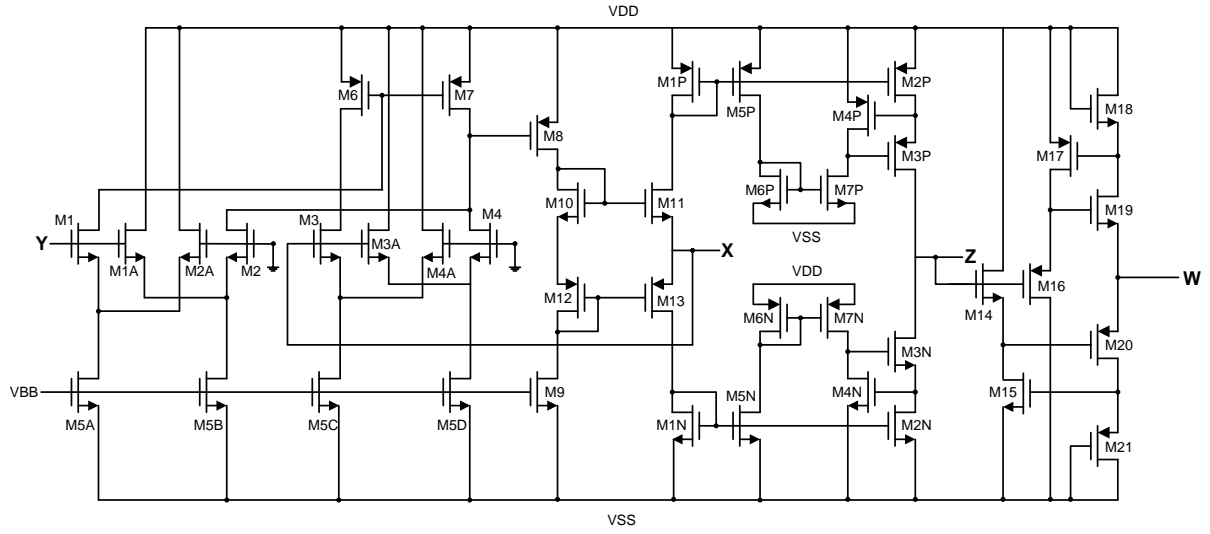
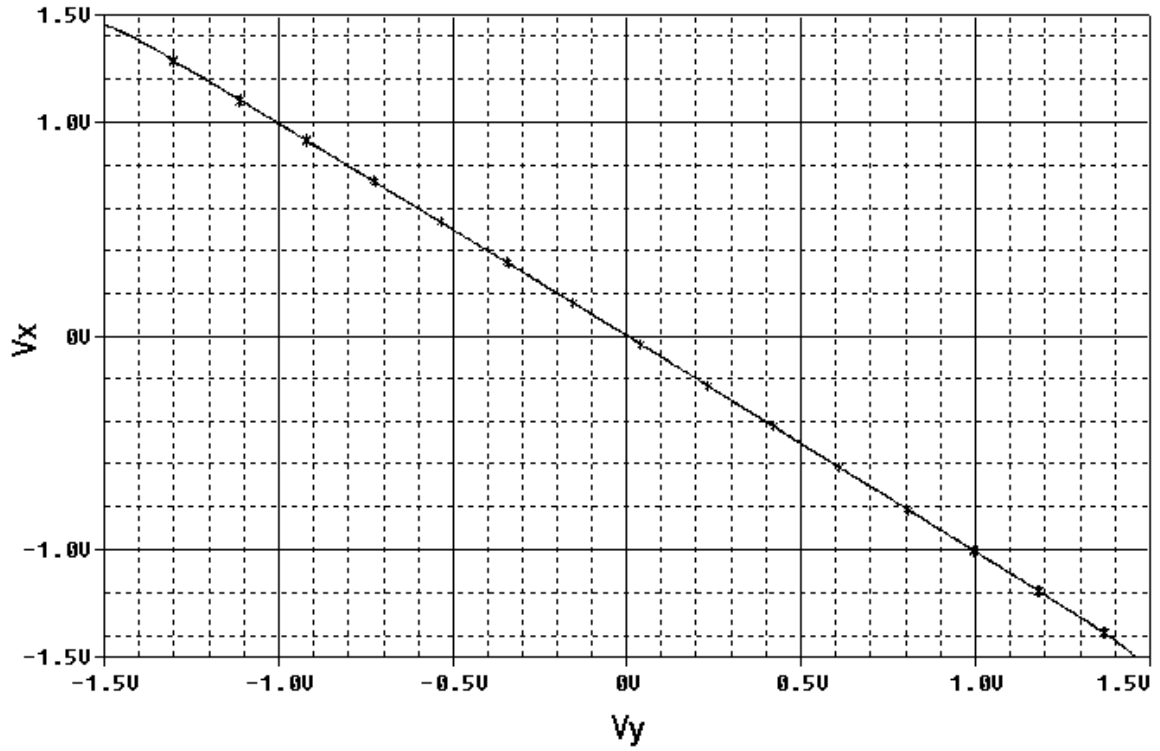
Şekil 2. TİNAT ve gerilim izleyici kullanarak TAGBİY gerçeğemesi

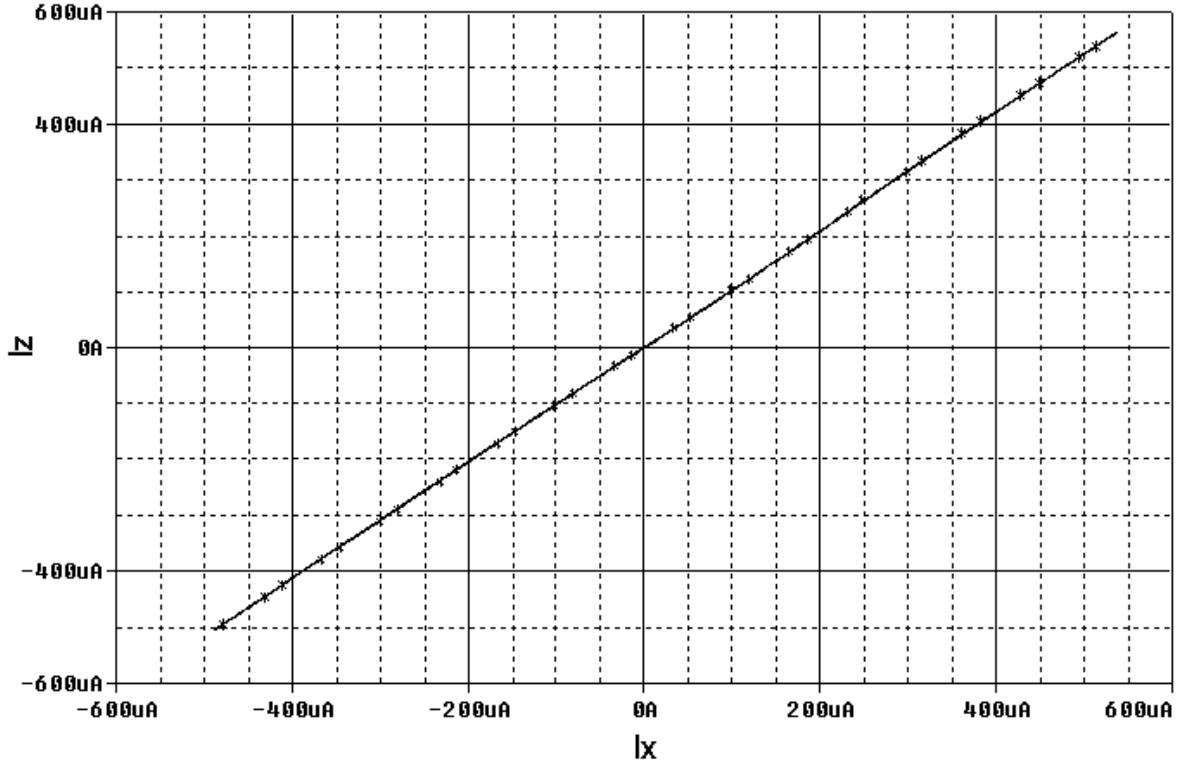
$I_z = \pm I_x$  ifadesindeki pozitif işaret, pozitif tip TAGBİY+; negatif işaret, negatif tip TAGBİY- temsil etmektedir.

TAGBİY, Şekil 2'de gösterildiği gibi TİNAT ve gerilim tamponunun bağlanmasıyla elde edilebilir. Böylelikle, TAGBİY'nin CMOS gerçeğemesi, TİNAT'nın CMOS gerçeğemesi ve bunu izleyen bir CMOS gerilim tamponu ile oluşturulabilir. Kaynaklarda TİNAT'nın CMOS gerçeğemesi için değişik yollar sunulmuştur (Awad ve Soliman, 1999; Sobhy ve Soliman, 2007). Ayrıca, farksal gerilim akım taşıyıcı ve farksal fark akım taşıyıcı elemanları da, uygun Y uçlarının topraklanmasıyla TİNAT olarak kullanılabilir (Chiu vd., 1996; İbrahim ve Kuntman, 2002). TAGBİY'in CMOS gerçeğemesini tamamlamak için, TİNAT'nın çıkış ucuna bir CMOS gerilim tamponu bağlanabilir (Manetakis ve Toumazou, 1996).

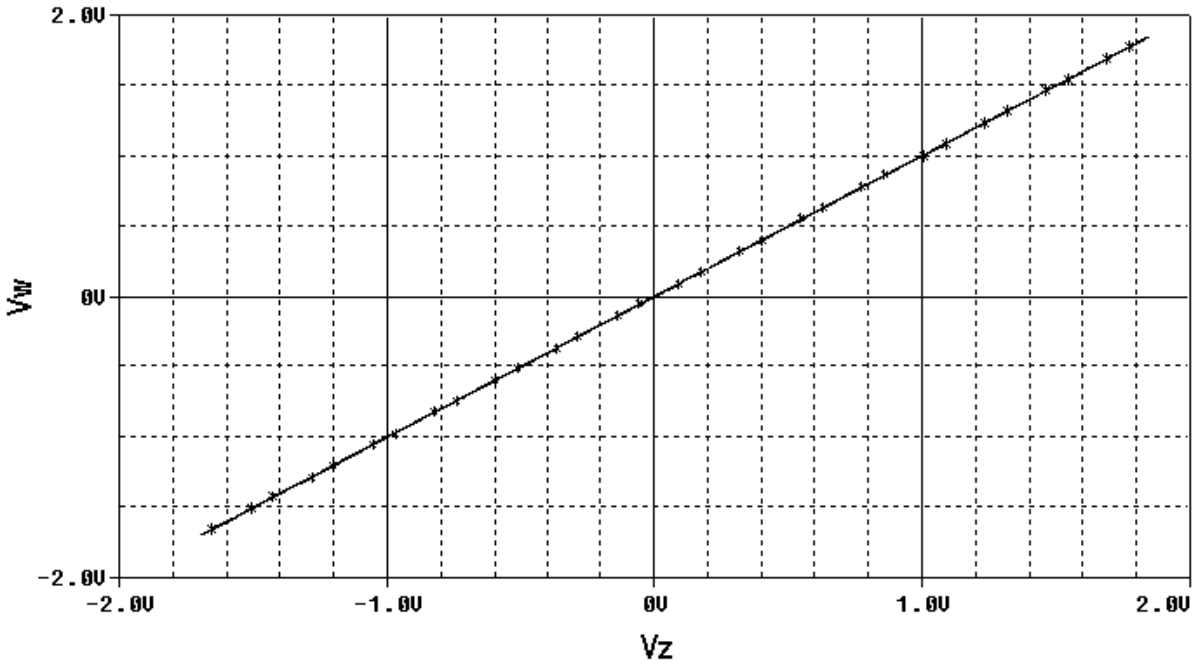
TAGBİY+'nın CMOS gerçeğemesi Şekil 3'te gösterilmiştir. Bu gerçeğeme, farksal fark akım taşıyıcı elemanın ( $Y_1$  ve  $Y_3$  uçları topraklanmış) gerilim tamponu ile art arda bağlanmasıyla elde edilmiştir (İbrahim ve Kuntman, 2002; Manetakis ve Toumazou, 1996). Devrenin 0.35  $\mu\text{m}$  CMOS işlem parametreleriyle birlikte, PSPICE programı kullanılarak benzetimi gerçekleştirilmiştir. Besleme gerilimleri  $\pm 2.5$  V olarak alınmıştır. TAGBİY+'nın doğru çalıştığını gösteren  $V_X-V_Y$ ,  $I_Z-I_X$ , ve  $V_W-V_Z$  DC karakteristiklerinin PSPICE benzetim sonuçları sırasıyla Şekil 4, Şekil 5 ve Şekil 6'da verilmiştir. Benzetim sonuçları,  $R_X=63 \Omega$ ,  $R_Y=220 \text{ M}\Omega$ ,  $R_Z=200 \text{ M}\Omega$ , ve  $R_W=180 \Omega$  port direnç değerlerini de vermektedir.

TAGBİY-'nin CMOS gerçeğemesi Şekil 7'de verilmiştir. Bu gerçeğeme ICCII-'nin gerilim tamponu ile art arda bağlanmasıyla elde edilmiştir (Sobhy ve Soliman, 2007; Manetakis ve Toumazou, 1996). Devrenin benzetim sonuçları aynı işlem parametreleri ve besleme kaynaklarıyla PSPICE programı kullanılarak elde edilmiştir. Şekil 8,  $I_Z=-I_X$  ilişkisini doğrulayan PSPICE benzetim sonucunu göstermektedir. CMOS TAGBİY-'nin diğer karakteristikleri Şekil 4 ve Şekil 6'da gösterilen TAGBİY+ karakteristikleriyle benzerdir.

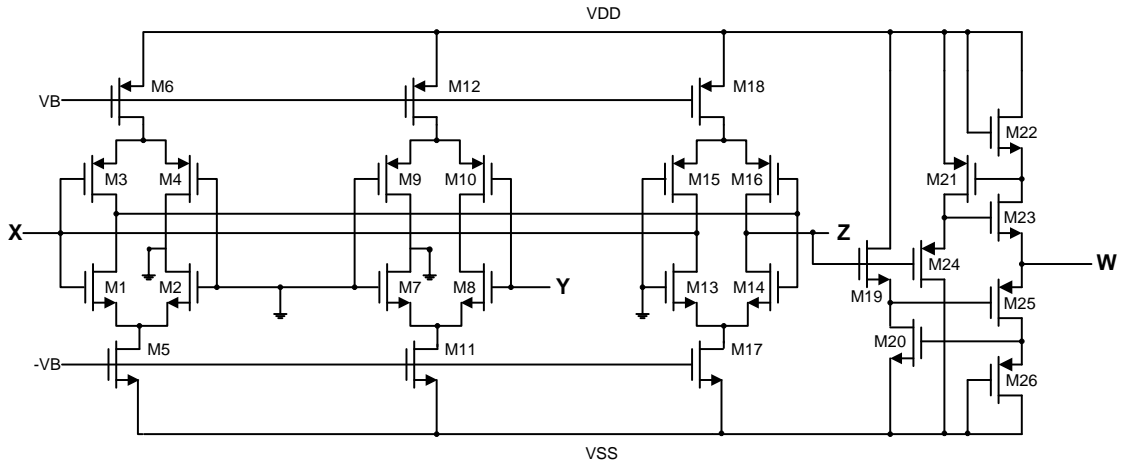
Şekil 3. TAGBIY+<sup>3</sup>'ün CMOS gerçekleştirilmesiŞekil 4. CMOS TAGBIY+<sup>3</sup>'ün V<sub>X</sub> ve V<sub>Y</sub> değerleri arasındaki DC karakteristiği



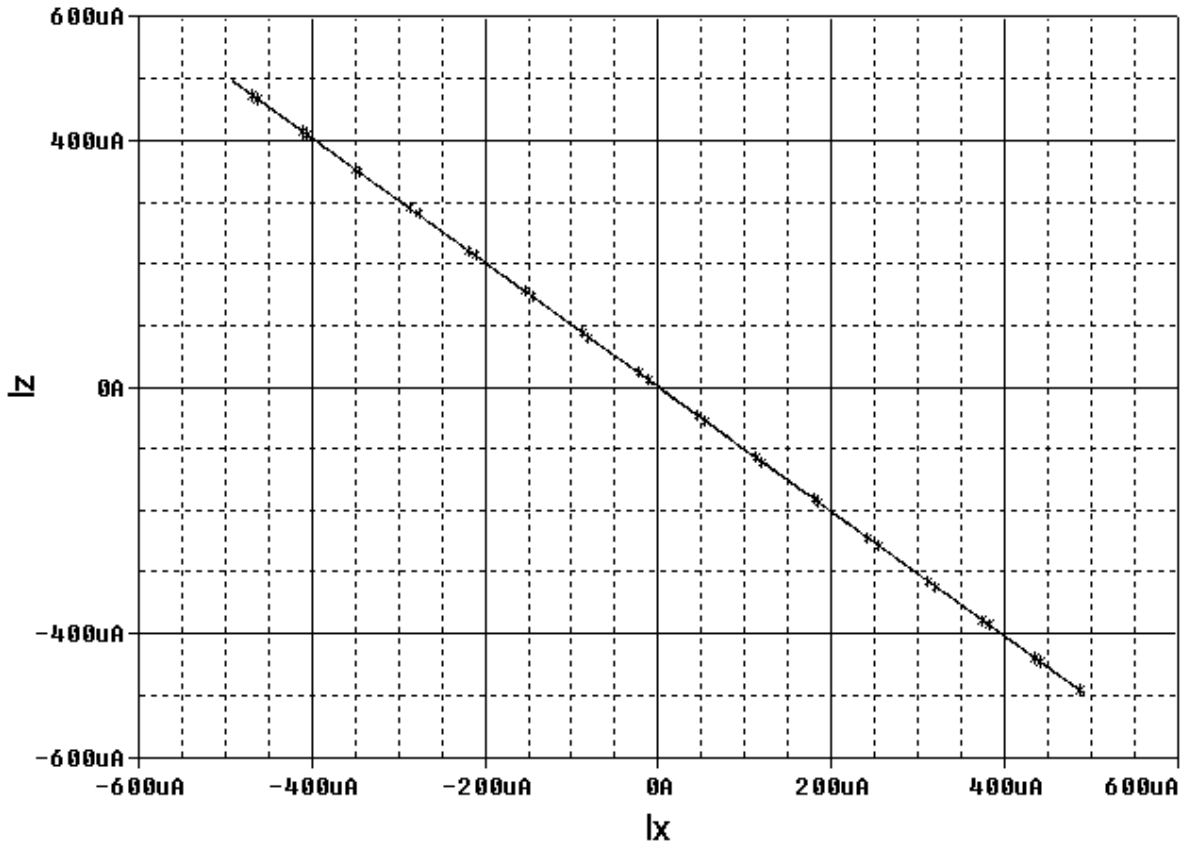
Şekil 5. CMOS TAGBIY+'nın  $I_z$  ve  $I_x$  değerleri arasındaki DC karakteristiği



Şekil 6. CMOS TAGBIY+'nın  $V_w$  ve  $V_z$  değerleri arasındaki DC karakteristiği



Şekil 7. TAGBIY-'nin CMOS gerçekleştirilmesi

Şekil 8. CMOS TAGBIY-'nin  $I_Z$  ve  $I_X$  değerleri arasındaki DC karakteristiği

### 3. MOS DEVRELERİNDE DOĞRUSAL OLMAMAZLIĞI YOK ETME

VLSI devrelerinde silisyum alanının kapladığı yer, analog tasarımcılar açısından önemli bir konudur. Bundan dolayı, entegre devrelerin alanını küçültmek çok önemlidir. Modern CMOS teknolojisinde, dirençler ve kondansatörler çip üzerinde büyük alanlar işgal eder. Bu bakımdan, dirençleri transistör kullanarak gerçeklemek boyutu önemli ölçüde azaltacaktır. Sonuçta elde edilen devre, sadece MOS transistörler ve kondansatörlerden oluşacak ve bundan dolayı devre MOS-C gerçekleştirme olarak isimlendirilecektir. Bu yapı, çip alanının

önemli bölümünden tasarruf sağlayacak ve devrelerin elektronik olarak ayarlanmasını mümkün kılacaktır. Bu durumda, direnç değerlerinin ve dolayısıyla ilgili süzgeç parametrelerinin kolay bir şekilde, kapı gerilimlerinin değiştirilmesiyle ayarlanabilmesi sağlanmış olacaktır.

MOS-C tabanlı devrelerin gerçekleşmesine alternatif bir teknik kaynaklarda sunulmaktadır (Tsividis vd., 1986). Bu yöntemde, uçları aynı pozitif ve negatif gerilimlere bağlı bir direnç, doğrusal olmaması yok edilmiş bir MOS transistor kullanılarak kolaylıkla gerçekleştirilebilir (Tsividis vd., 1986). Bu çalışmada tanıtılan TAGBİY elemanının giriş uçları zıt potansiyelde olduğundan, bu tip MOS-C gerçeklemelerine iyi bir adaydır.

Yukarıda bahsedilen teknik, terslenmiş bir birim kazançlı yükseltecin giriş ve çıkış uçları arasında doymasız bölgede çalışan bir MOSFET bağlanmasına dayanan bir yöntem olup dengeli MOSFET-C devrelerine alternatif olarak önerilmiştir (Tsividis vd., 1986; Acar ve Ghausi, 1987). Şekil 9'da gösterilen bu yöntem, MOSFET'in doğrusal olmamasını önemli ölçüde yok eder. Akaçtan kaynağa akım akışı aşağıdaki eşitlikle verilir.

$$I = \frac{2V}{R} \quad (2)$$

Eşitlikteki  $R$  aşağıdaki gibidir.

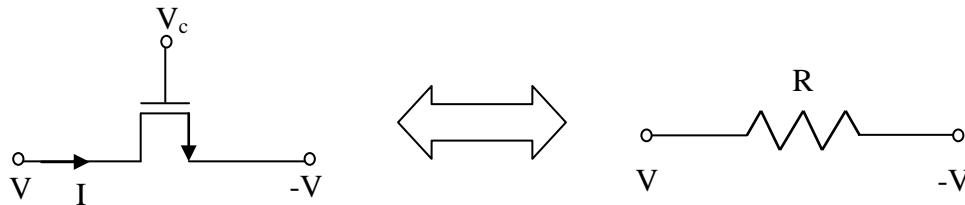
$$R = \frac{1}{\mu_n C_{ox} (W/L)(V_c - V_t)} \quad (3)$$

Yukarıdaki eşitlikte,  $W$  ve  $L$  kanal genişliğini ve uzunluğunu,  $V_t$  MOSFET'in eşik gerilimini,  $\mu_n$  kanaldaki elektron hareketliliğini,  $C_{ox}$  birim alandaki kapı-oksit sığasını ifade eder. Eşdeğer direnç değeri  $V_c$  ile ayarlanabilir ve doğrusal olmamaları yok edildiğinden geniş bir gerilim aralığında çalışır (Tsividis vd., 1986).

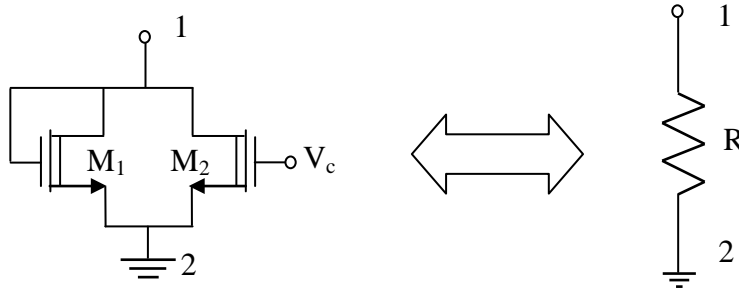
Doğrusal olmamalarının yok edilmesi için diğer bir yöntem, kaynaklarda önerilmiştir (Han ve Park, 1984). Bir doğrusal direnç, Şekil 10'da gösterildiği gibi doymasız bölgede çalışan iki kanal ayarlamalı NMOS transistorun paralel bağlanmasıyla gerçekleştirilmektedir. Devre  $M_1$  transistorunu aktif etmek için kanal ayarlamalı elemanlara ihtiyaç duymaktadır. 1 ve 2 uçları arasındaki eşdeğer direnç aşağıdaki gibidir.

$$R = \frac{1}{\mu_n C_{ox} (W/L)(V_c - 2V_t)} \quad (4)$$

Direnç değeri,  $V_c$  kapı gerilimi ile elektronik olarak kontrol edilebilmektedir.



Şekil 9. Zıt potansiyeller arasında bağlı direncin MOSFET gerçekleştirilmesi



Şekil 10. Topraklanmış direncin paralel bağlı kanal ayarlamalı MOSFET'lerle gerçekleştirilmesi

#### 4. TAGBİY'İN MOS-C DEVRELERİNDEKİ UYGULAMALARI

Bu bölümde, ikinci dereceden alçak geçiren, yüksek geçiren, bant geçiren süzgeçler, birinci dereceden tüm geçiren süzgeç ve salıngaç devrelerini içeren TAGBİY uygulamaları sunulmuştur. Bu devrelerdeki dirençler, önceki bölümde açıklandığı gibi MOS transistörler kullanılarak gerçekleştirilmiştir. Aşağıdaki devrelerin benzetimlerinde, sırasıyla Şekil 3 ve Şekil 7'de verilen TAGBİY+ ve TAGBİY-'nin CMOS gerçeklemeleri, 0.35  $\mu\text{m}$  CMOS işlem parametreleri ve  $\pm 2.5$  V besleme gerilimleri ile birlikte kullanılmıştır.

##### 4.1. Tow-Thomas Süzgeci

TAGBİY kullanan Tow-Thomas ikinci dereceden süzgecin MOS-C gerçekleştirilmesi Şekil 11'de gösterilmiştir. Devrenin aktarım işlevleri aşağıdaki şekilde elde edilmiştir.

$$\frac{V_1}{V_{in}} = - \frac{s \frac{2}{C_1 R_1}}{s^2 + s \frac{1}{C_1 R_2} + \frac{8R_5}{C_1 C_2 R_3 R_4 R_6}} \quad (5)$$

$$\frac{V_2}{V_{in}} = \frac{\frac{4}{C_1 C_2 R_1 R_3}}{s^2 + s \frac{1}{C_1 R_2} + \frac{8R_5}{C_1 C_2 R_3 R_4 R_6}} \quad (6)$$

$$\frac{V_3}{V_{in}} = - \frac{\frac{8R_5}{C_1 C_2 R_1 R_3 R_4}}{s^2 + s \frac{1}{C_1 R_2} + \frac{8R_5}{C_1 C_2 R_3 R_4 R_6}} \quad (7)$$

Doğal açısal frekans ve kalite faktörü şu şekilde bulunur.

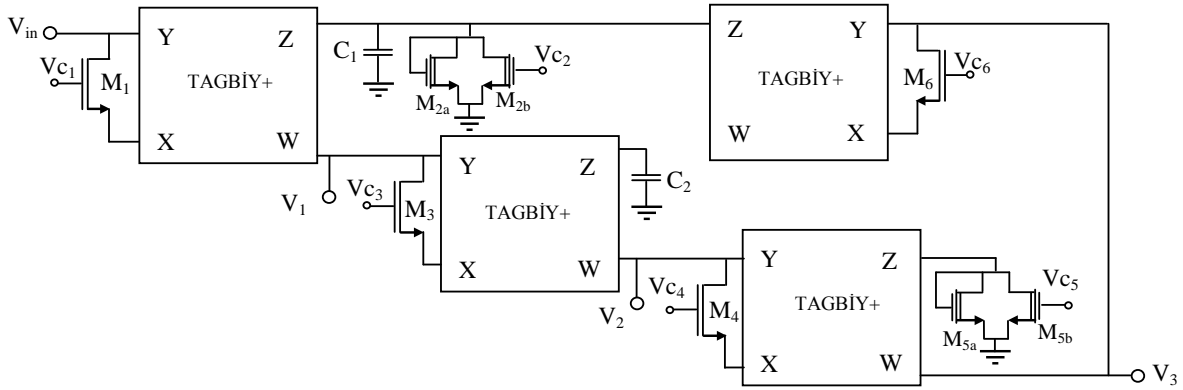
$$\omega_0 = \sqrt{\frac{8R_5}{C_1 C_2 R_3 R_4 R_6}} \quad (8)$$



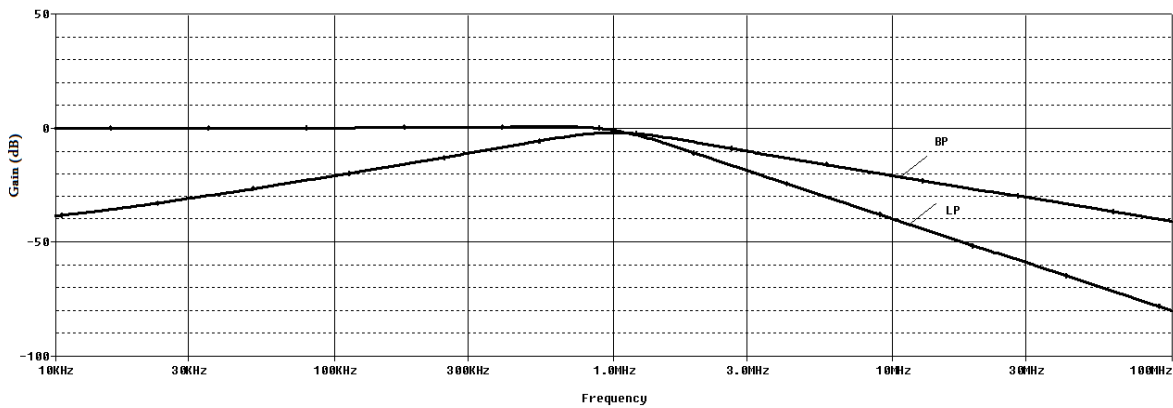
$$Q = R_2 \sqrt{\frac{8C_1 R_5}{C_2 R_3 R_4 R_6}} \quad (9)$$

Eşitliklerden görüldüğü gibi, bu topoloji kullanılarak terslenmiş bant geçiren, terslenmemiş alçak geçiren ve terslenmiş alçak geçiren süzgeçleri gerçekleştirilebilir.

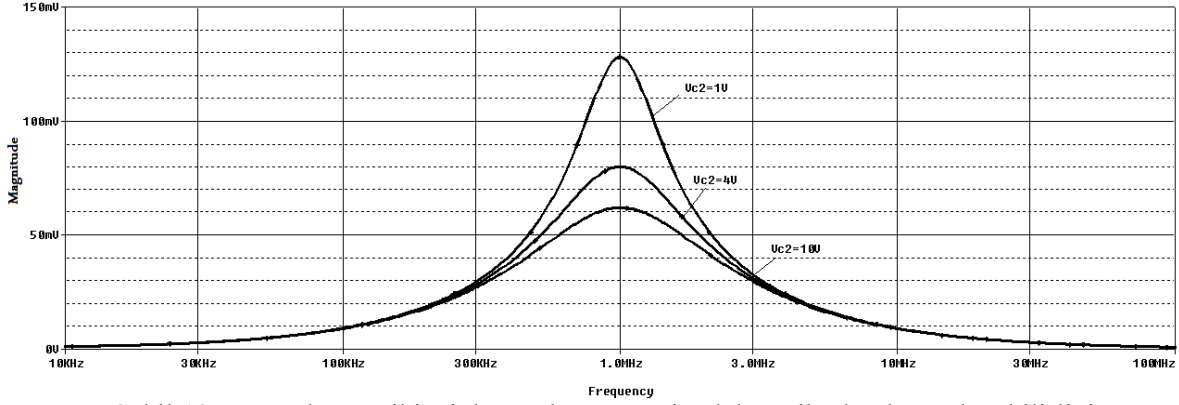
Süzgeçlerin doğal frekansını yaklaşık 1 MHz olacak şekilde ayarlamak amacıyla, bu devrenin PSPICE benzetimlerinde  $R_1$ ,  $R_3$ ,  $R_4$  ve  $R_6$  dirençlerini gerçekleyen tüm transistörler için  $W=4.5 \mu\text{m}$  ve  $L=1.5 \mu\text{m}$  olarak alınmıştır. Ayrıca,  $V_c=1.65 \text{ V}$  olarak alınmıştır. Böylece, bahsi geçen direnç değerleri  $2.8 \text{ k}\Omega$ 'a eşit bulunmuştur.  $R_2$  ve  $R_5$  dirençleri için transistörlerin kanal genişliği ve uzunluğu  $W=25 \mu\text{m}$  ve  $L=15 \mu\text{m}$  olarak alınmıştır. Ayrıca  $V_c=7.5 \text{ V}$  olarak alınmıştır. Böylece, direnç değerleri  $1.15 \text{ k}\Omega$ 'a eşit bulunmuştur. Kapasite değerleri  $C_1=C_2=100 \text{ pF}$  olarak alınmıştır. Bu değerlerden, teorik doğal frekans  $1.03 \text{ MHz}$  olarak elde edilmiştir. Şekil 12, Tow-Thomas ikinci dereceden süzgecin benzetim sonuçlarını göstermektedir. Benzetim sonucunda elde edilen doğal frekans değeri, teorik değere çok yakın olan  $1 \text{ MHz}$ 'e eşittir. Kalite faktörünün ayarlanabilirliği Şekil 13'te gösterilmiştir. Görüldüğü gibi bant geçiren süzgecin kalite faktörü, merkez frekansını değiştirmeden  $M_2$ 'nin kapı geriliminin değiştirilmesiyle ayarlanmaktadır.



Şekil 11. Tow-Thomas ikinci dereceden süzgecin MOS-C gerçekleştirilmesi



Şekil 12. Tow-Thomas ikinci dereceden süzgecin kazanç yanıtına ait benzetim sonuçları



Şekil 13. Tow-Thomas ikinci dereceden süzgecin elektronik olarak ayarlanabilirliği

#### 4.2. Kerwin-Huelsman-Newcomb (KHN) Süzgeci

Şekil 14’te TAGBİY tabanlı KHN ikinci dereceden süzgecin MOS-C gerçekelemesi gösterilmektedir. KHN süzgecinin alçak geçiren, bant geçiren ve yüksek geçiren yanıtlarına ait aktarım işlevleri sırasıyla aşağıdaki gibi bulunmuştur.

$$\frac{V_{LP}}{V_{in}} = - \frac{\frac{8R_6}{C_1 C_2 R_1 R_2 R_3}}{s^2 + s \frac{4R_6}{C_1 R_2 R_5} + \frac{8R_6}{C_1 C_2 R_2 R_3 R_4}} \quad (10)$$

$$\frac{V_{BP}}{V_{in}} = \frac{s \frac{4R_6}{C_1 R_1 R_2}}{s^2 + s \frac{4R_6}{C_1 R_2 R_5} + \frac{8R_6}{C_1 C_2 R_2 R_3 R_4}} \quad (11)$$

$$\frac{V_{HP}}{V_{in}} = - \frac{s^2 \frac{2R_6}{R_1}}{s^2 + s \frac{4R_6}{C_1 R_2 R_5} + \frac{8R_6}{C_1 C_2 R_2 R_3 R_4}} \quad (12)$$

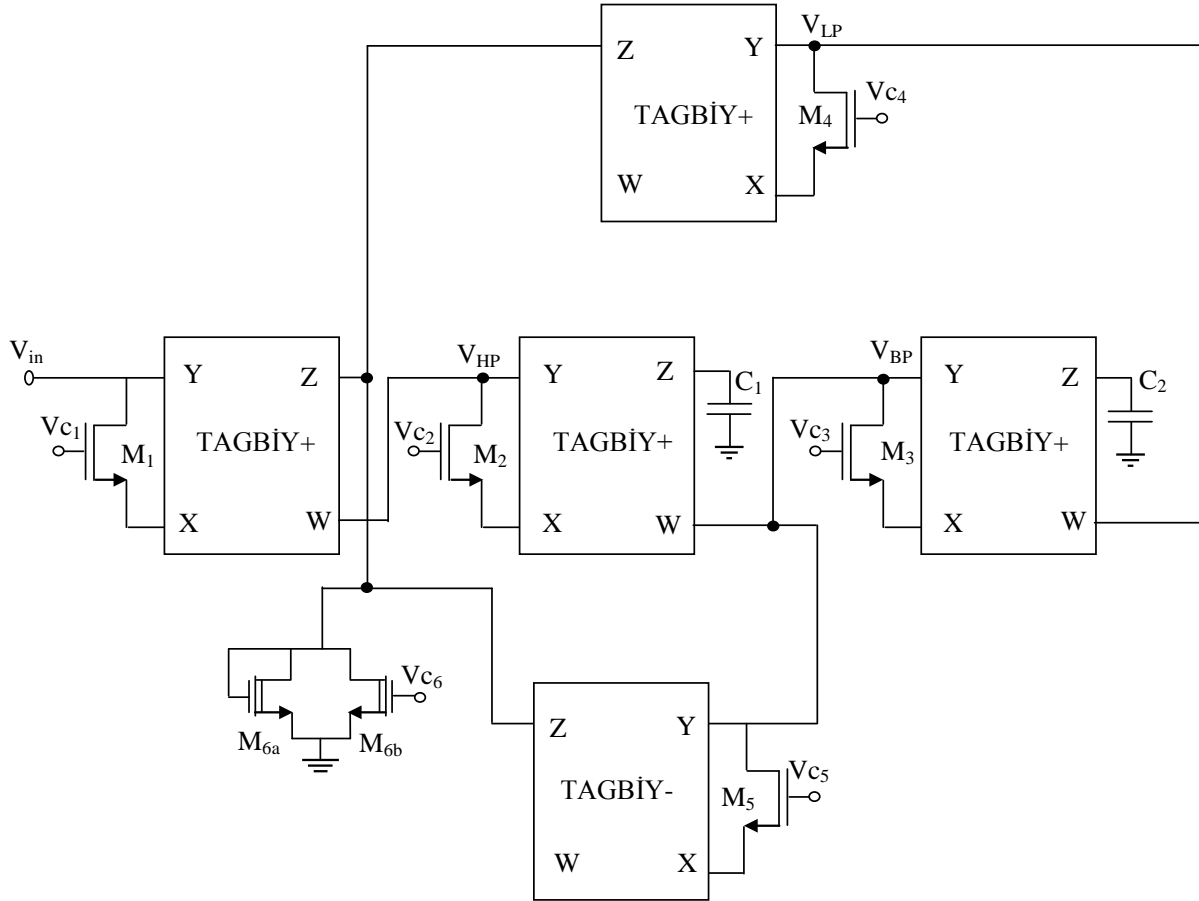
Doğal açısal frekans ve kalite faktörü aşağıdaki gibidir.

$$\omega_0 = \sqrt{\frac{8R_6}{C_1 C_2 R_2 R_3 R_4}} \quad (13)$$

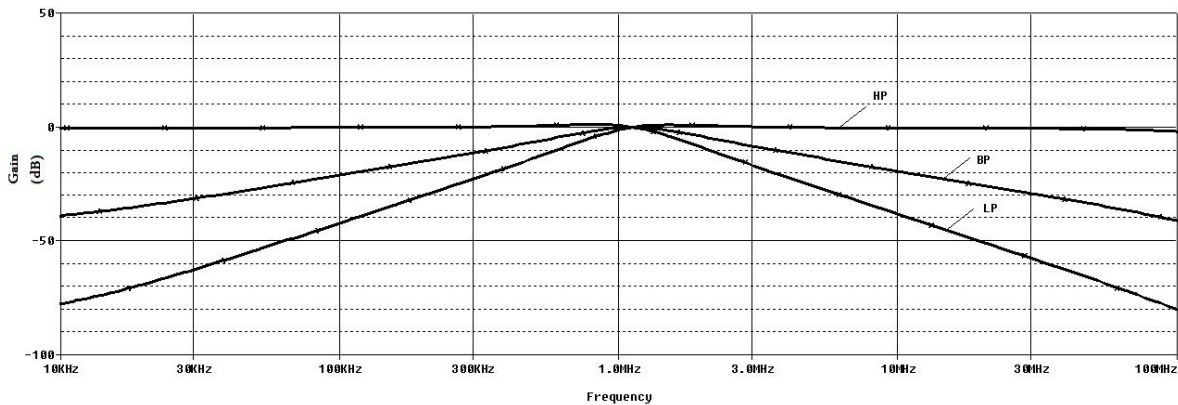
$$Q = R_5 \sqrt{\frac{C_1 R_2}{2C_2 R_3 R_4 R_6}} \quad (14)$$

Yukarıdaki eşitliklerden devrenin üç temel süzgeç işlevi olan alçak geçiren, yüksek geçiren ve bant geçiren süzgeçlerin işlevlerini sağladığı açıktır. Ayrıca, süzgeçlerin kazanç, kalite faktörü ve doğal frekansı birbirlerinden bağımsız olarak kontrol edilebilmektedir.

KHN ikinci dereceden süzgecin benzetimlerinde,  $R_6$  dışındaki dirençleri gerçekleyen transistorların tümü için  $W=4.5 \mu\text{m}$  ve  $L=1.5 \mu\text{m}$  alınmıştır. Ayrıca  $V_c = 1.65 \text{ V}$  alınmıştır. Böylece, direnç değerleri  $2.8 \text{ k}\Omega$ 'a eşit olmaktadır.  $R_6$  için kanal ayarlamalı transistor ve  $W=12 \mu\text{m}$ ,  $L=10 \mu\text{m}$ ,  $V_c=10 \text{ V}$  seçilmiştir. Böylece, direnç değeri  $1.38 \text{ k}\Omega$  olmaktadır. Kapasite değerleri  $C_1=C_2 = 100 \text{ pF}$  olarak alınmıştır. Bu değerlerden teorik olarak doğal frekans  $1.13 \text{ MHz}$  bulunmuştur. İkinci dereceden alçak geçiren, yüksek geçiren ve bant geçiren süzgeçlerin kazanç yanıtlarının benzetim sonuçları Şekil 15'te verilmiştir. Benzetimi yapılan doğal frekans değeri teorik değere oldukça yakın olup  $1.11 \text{ MHz}$  değerine eşittir.



Şekil 14. KHN ikinci dereceden süzgecin MOS-C gerçekleştirilmesi



Şekil 15. KHN ikinci dereceden süzgecin kazanç yanıtına ait benzetim sonuçları

### 4.3. Birinci Dereceden Tüm Geçiren Süzgeç

Şekil 16, TAGBİY içeren birinci dereceden tüm geçiren süzgeç topolojisinin MOS-C gerçekleştirilmesini göstermektedir. Rutin analiz aşağıdaki aktarım işleviyle sonuçlanmıştır.

$$\frac{V_{out}}{V_{in}} = \frac{s - \frac{2}{RC}}{s + \frac{2}{RC}} \quad (15)$$

Doğal açısal frekans aşağıdaki gibi bulunur.

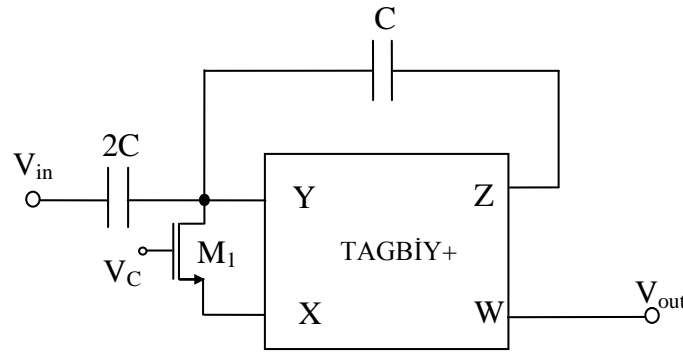
$$\omega_o = \frac{2}{RC} \quad (16)$$

Süzgecin faz yanıtı aşağıdaki gibi hesaplanır.

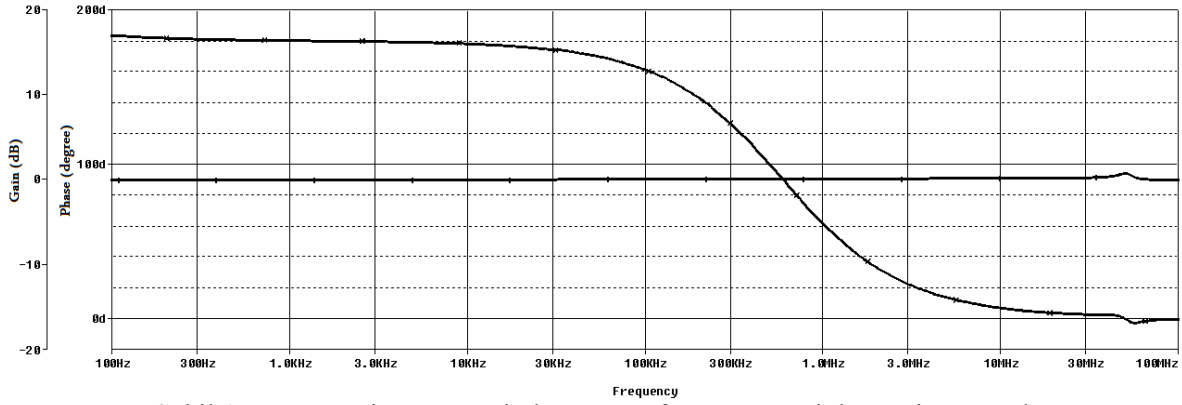
$$\varphi(\omega) = 180^\circ - 2 \arctan\left(\frac{RC}{2} \omega\right) \quad (17)$$

Yukarıdaki eşitliklerden Şekil 16'daki devrenin, istenilen frekans aralığında sabit çıkış genliği veren ve frekans bağımlı gecikme için kullanılabilen birinci dereceden tüm geçiren süzgeci gerçeklediği anlaşılmaktadır.

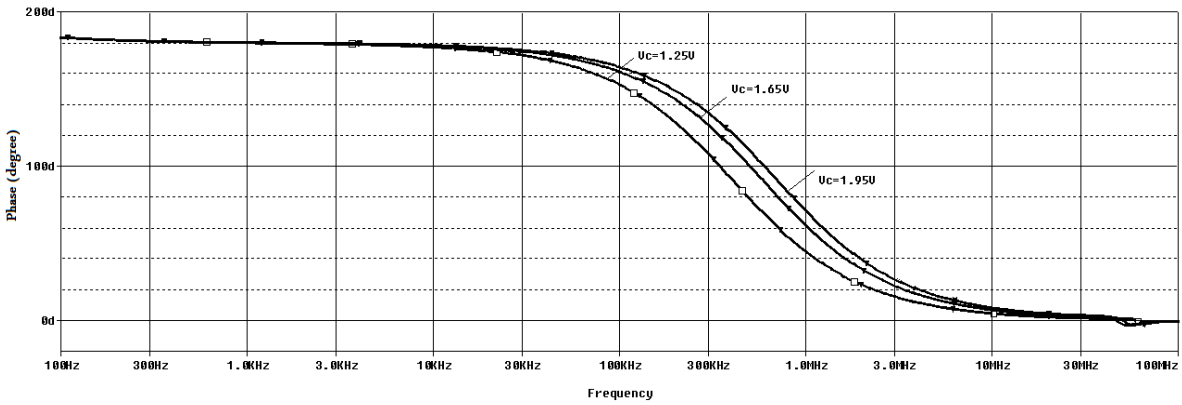
Birinci dereceden tüm geçiren süzgecin benzetimlerinde, direnci gerçekleyen transistor için  $W=4.5 \mu\text{m}$  ve  $L=1.5 \mu\text{m}$  alınmıştır. Ayrıca  $V_c=1.65 \text{ V}$  alınmıştır. Böylece, direnç değeri  $2.8 \text{ k}\Omega$  değerine eşit olmuştur. Kapasite değeri  $C=200 \text{ pF}$  olarak alınmıştır. Bu değerlerden, teorik doğal frekans  $568 \text{ kHz}$  olarak bulunmuştur. Birinci dereceden süzgecin faz yanıtı ve kazanç yanıtının benzetim sonucu Şekil 17'de verilmiştir. Benzetim sonucunda elde edilen doğal frekans  $587 \text{ kHz}$  değerine eşittir. Süzgecin farklı kapı gerilim değerleri için elektronik olarak ayarlanabilme özelliği ve bunlara karşılık faz yanıtları Şekil 18'de verilmiştir.



Şekil 16. Birinci dereceden tüm geçiren süzgecin MOS-C gerçekleştirilmesi



Şekil 17. Tüm geçiren süzgecin kazanç ve faz yanıtına ait benzetim sonuçları



Şekil 18. Birinci dereceden tüm geçiren süzgecin elektronik olarak ayarlanabilirliği

#### 4.4. Salıngaç Devresi

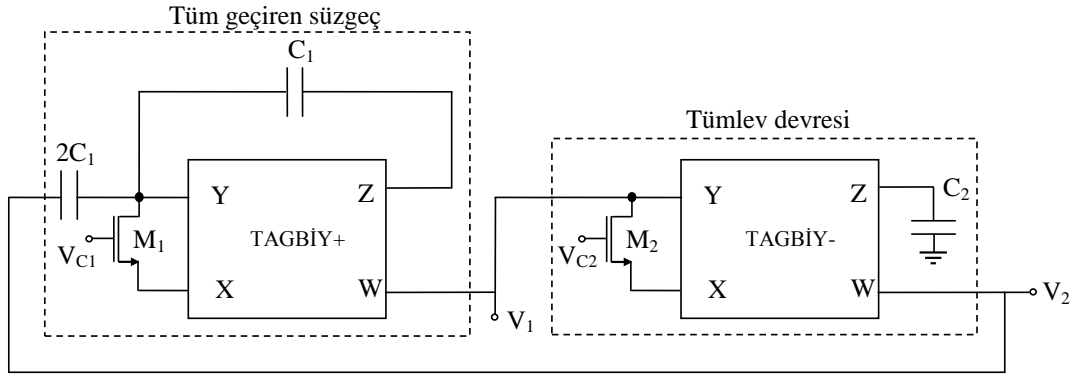
Sinüzoidal salıngaç, art arda bağlı tüm geçiren süzgeç ve tümlev devresi ile bir bloğun çıkışının diğer bloğun girişine bağlanması sonucu çevrimin tamamlanmasıyla gerçekleştirilebilir (Haritantis, 1985). Bu yaklaşım kullanılarak, TAGBİY tabanlı salıngaç Şekil 19'daki gibi gerçekleştirilebilir. Bu devrede, yukarıda sunulan birinci dereceden tüm geçiren süzgeç ve TAGBİY tabanlı bir tümlev devresi kullanılmıştır. Sinüzoidal salıngaç sağlamak için, devrenin çevrim kazancı aşağıdaki gibi  $s = j\omega$  'de bir e eşitlenir.

$$\left[ \frac{s - \frac{2}{R_1 C_1}}{s + \frac{2}{R_1 C_1}} \right] \left[ \frac{2}{s R_2 C_2} \right] \Big|_{s=j\omega} = 1 \quad (18)$$

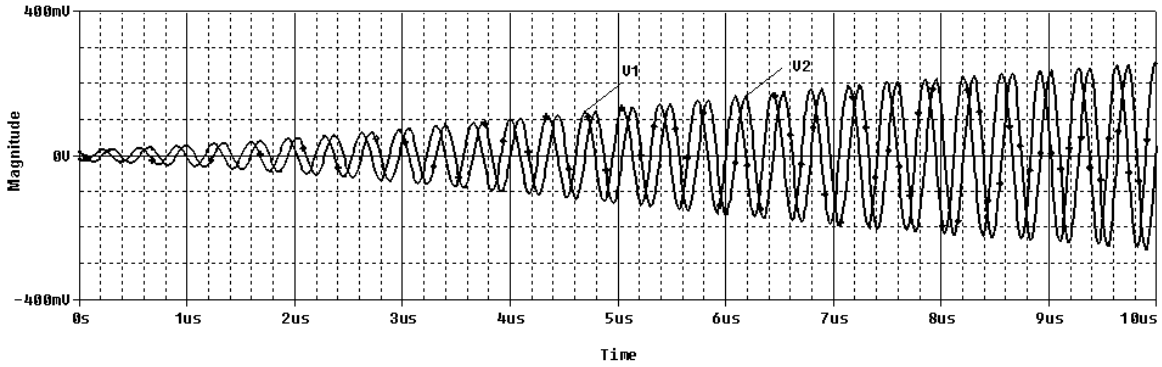
Eşitlik 18'den salıngaç şartı ve frekansı sırasıyla aşağıdaki gibi bulunabilir.

$$R_1 C_1 = R_2 C_2 \quad (19)$$

$$\omega_0 = \sqrt{\frac{4}{R_1 C_1 R_2 C_2}} \quad (20)$$



Şekil 19. Salıngaç devresinin MOS-C gerçekleştirilmesi



Şekil 20. Salıngaç çıkış gerilimlerinin benzetim sonuçları

Basitlik açısından,  $R_1 = R_2 = R$  ve  $C_1 = C_2 = C$  olarak seçilirse, salınım şartı sağlanır ve salınım frekansı aşağıdaki gibi olur.

$$\omega_0 = \frac{2}{RC} \quad (21)$$

Benzetimlerde  $R_1$  ve  $R_2$  dirençlerini gerçekleyen transistörler için  $W=4.5 \mu\text{m}$ ,  $L=1.5 \mu\text{m}$  ve  $V_c=1.65 \text{ V}$  olarak alınmıştır. Böylece, bahsi geçen dirençlerin değerleri  $2.8 \text{ k}\Omega$  olarak bulunmuştur. Kapasite değerleri  $C_1=C_2=40 \text{ pF}$  olarak alınmıştır. Teorik olarak salıngaç frekansı  $2.84 \text{ MHz}$  olarak hesaplanmıştır. Benzetim sonucunda elde edilen değer ise  $2.96 \text{ MHz}$ 'dir. Devrenin çıkış dalga şekilleri Şekil 20'de verilmiştir.

## 5. SONUÇ

Bu çalışmada, TAGBİY aktif elemanı içeren, ikinci dereceden alçak geçiren, yüksek geçiren, bant geçiren süzgeçler, birinci dereceden tüm geçiren süzgeç ve salıngaç devresinin MOS-C gerçeklemeleri verilmiştir. Devreler, TAGBİY'nin girişlerindeki terslenmiş gerilim kopyalama özelliği nedeniyle, MOS-C gerçeklemesine dayalı olarak tamamen tümleştirilebilmektedir. Buna ek olarak, devre parametreleri elektronik olarak ayarlanabilir. TAGBİY'nin çıkış uçlarından biri düşük empedansla karakterize edildiğinden, gerilim modlu devrelerin ek bir tampon kullanılmadan art arda bağlanabilmesine olanak sağlanmaktadır. Çalışmaya, TAGBİY'in CMOS gerçeklemeleri kullanılarak elde edilen ve teorik analizleri doğrulayan PSPICE benzetim sonuçları eklenmiştir. Tanıtılan aktif elemanın, tasarımcılara analog sinyal işleme alanında yeni olanaklar sağlaması beklenmektedir.

**KAYNAKLAR**

- C. Acar, M. S. Ghausi (1987): "Fully Integrated Active RC-filters Using MOS and Non-Balanced Structure", *International Journal of Circuit Theory and Applications*, Cilt 15, s. 105–121.
- I. A. Awad, A. M. Soliman (1999): "Inverting Second Generation Current Conveyors: the Missing Building Blocks, CMOS Realizations and Applications", *International Journal of Electronics*, Cilt 86, s. 413–432.
- H. P. Chen (2010): "Single CCII-Based Voltage-Mode Universal Filter", *Analog Integrated Circuits and Signal Processing*, Cilt 62, s. 259–262.
- W. Chiu, S. I. Liu, H. W. Tsao, J. J. Chen (1996): "CMOS Differential Difference Current Conveyors and Their Applications", *IEE Proceedings–Circuits, Devices and Systems*, Cilt 143, s. 91–96.
- I. S. Han, S. B. Park (1984): "Voltage-Controlled Linear Resistor by Two MOS Transistors and Its Application to Active RC Filter MOS Integration", *Proceedings of the IEEE*, Cilt 72, s. 1655–1657.
- I. Haritantis (1985): "General Method for Designing RC Harmonic Oscillators", *International Journal of Electronics*, Cilt 58, s. 295–305.
- M. A. İbrahim, H. Kuntman (2002): "High Linearity CMOS Differential Current Conveyor (DDCC)", *International Conference on Microelectronics*, ss. 6–9.
- M. A. İbrahim, H. Kuntman, S. Özcan, O. Suvak, O. Çiçekoğlu (2004): "New First-Order Inverting-Type Second-Generation Current Conveyor-Based All-Pass Sections Including Canonical Forms", *Electrical Engineering*, Cilt 86, s. 299–301.
- K. Manetakis, C. Toumazou (1996): "Current-Feedback Opamp Suitable for CMOS VLSI Technology", *Electronic Letters*, Cilt 32, s. 1090–1092.
- S. Minaei, E. Yüce, O. Çiçekoğlu (2006): "ICCI-Based Voltage-Mode Filter with Single Input and Six Outputs Employing Grounded Capacitors", *Circuits, Systems, and Signal Processing*, Cilt 25, s. 559–566.
- A. S. Sedra, G. W. Roberts, F. Gohh (1990): "The Current Conveyor: History, Progress and New Results", *IEE Proceedings Part G*, Cilt 137, s. 78–87.
- E. A. Sobhy, A. M. Soliman (2007): "Novel CMOS Realizations of the Inverting Second-Generation Current Conveyor and Applications", *Analog Integrated Circuits and Signal Processing*, Cilt 52, s. 57–64.
- A. M. Soliman (1996): "Applications of the Current Feedback Operational Amplifiers", *Analog Integrated Circuits and Signal Processing*, Cilt 11, s. 265–302.
- A. M. Soliman (2008): "The Inverting Second Generation Current Conveyors as Universal Building Blocks", *International Journal of Electronics and Communications (AEU)*, Cilt 62, s. 114–121.
- C. Toumazou, F. J. Lidgey, D. G. Haigh (1990): "Analogue IC Design: the Current Mode Approach", London, Peter Peregrinus.
- Y. Tsvividis, M. Banu, J. Khoury (1986): "Continuous-Time MOSFET-C Filters in VLSI", *IEEE Journal of Solid-State Circuits*, SC-21, s. 15–30.